

# แนวคิดเกี่ยวกับสถาปัตยกรรมเครือข่าย Synchronization (Architecture of Synchronization Network)

พงษ์ศักดิ์ สุธัมพันธ์ไพบูลย์.

## 1.1 บทนำ

การกระจายสัญญาณ Clock ในเครือข่ายโทรคมนาคม เป็นเรื่องที่ต้องครหรือหน่วยงานที่เกี่ยวข้องกับการให้บริการทางด้านโทรคมนาคมควรให้ความสำคัญเป็นอย่างยิ่ง โดยเฉพาะในปัจจุบันเครือข่ายโทรคมนาคมได้มีการขยายตัวออกไปอย่างกว้างขวาง มีการเชื่อมต่อเป็นเครือข่ายที่มีขนาดใหญ่ทั้งภายในและภายนอกประเทศ ประกอบกับวิวัฒนาการของเทคโนโลยีใหม่ๆ ก็มีส่วนช่วยให้วงการโทรคมนาคมมีการพัฒนาขึ้น สามารถรองรับความต้องการของผู้ใช้ที่เพิ่มมากขึ้น และธุรกิจที่มีความต้องการการติดต่อสื่อสารทั้งทางด้านเสียงและข้อมูลได้อย่างเพียงพอและมีประสิทธิภาพ

เนื้อหาในส่วนนี้ จะอธิบายสถาปัตยกรรมการกระจายสัญญาณ Clock ภายในเครือข่าย SDH (Synchronization Digital Hierarchy) เพราะเครือข่ายชนิดนี้มีความต้องการสัญญาณ Clock ที่มีคุณภาพและความเที่ยงตรงสูง ดังนั้นอุปกรณ์เครือข่าย SDH (Network Element : NE) จึงต้องมีความสามารถในการติดตามสัญญาณ Clock

จากอุปกรณ์กำเนิดสัญญาณ Clock หลัก (Primary Reference Clock : PRC) และปรับตั้งความถี่ของตัวเองให้ตรงกับสัญญาณ Clock หลัก เพื่อให้ทั้งเครือข่ายมีความถี่เดียวกัน

NE ในเครือข่าย SDH จะมี Clock อยู่ภายใน ความถี่ของ Clock นี้ถูกใช้ในการควบคุมทราฟฟิกทั้งหมดที่ผ่าน NE นั้นๆ ซึ่งความถี่นี้จะต้องมีความเที่ยงตรงอย่างมาก มิฉะนั้นจะทำให้เกิดความผิดพลาดได้ โดยทั่วไป Clock ที่อยู่ภายใน NE จะไม่มีคุณภาพพอที่จะรักษาความถี่ให้เที่ยงตรงได้ตลอด ดังนั้น Clock ภายใน NE จะต้องถูกควบคุมให้มีความเที่ยงตรง หรือเรียกอีกอย่างว่า “Synchronized”

## 1.2 วิธีการ Synchronization (Synchronization Methods)

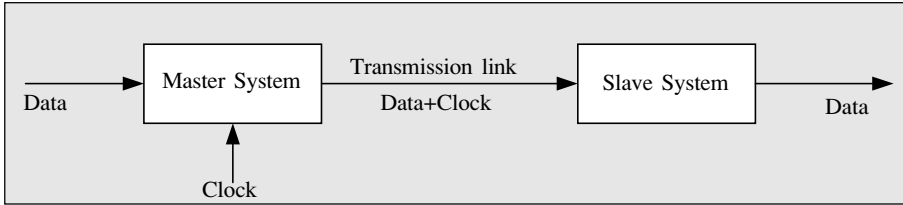
สามารถแบ่งวิธีการ Synchronization ของเครือข่ายได้ 2 วิธี คือ

### 1.2.1 Master-Slave Synchronization

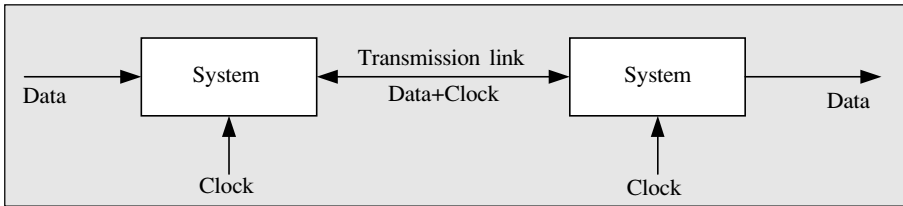
การ Synchronization แบบ Master-Slave มีลักษณะโครงสร้างแบบลำดับ-

Clock Level	Standard
1. PRC	G.811
2. Slave Clock (Transit Node)	G.812
3. Slave Clock (Local Node)	G.812
4. SDH Network Element Clock (SEC)	G.813

ตารางที่ 1.1 : แสดง Synchronization Clock Level



รูปที่ 1.1 Master-Slave Synchronization



รูปที่ 1.2 : Mutual Synchronization

ชั้น (Hierarchy) ในแต่ละชั้น (Level) ของลำดับชั้นจะ Synchronized กับลำดับชั้นที่สูงกว่า โดยทั่วไปลำดับชั้นสูงสุดจะเป็น PRC ซึ่งสัญญาณ Clock จะถูกกระจายไปแต่ละชั้นของลำดับชั้น สัญญาณ Clock ในแต่ละชั้นของลำดับชั้นแสดงดังตารางที่ 1.1

เครือข่ายที่มีการ Synchronization แบบ Master-Slave จะมี NE ชุดหนึ่งทำหน้าที่เป็น Master Clock ซึ่ง NE อื่นจะต้องปรับตั้งความถี่ของตัวเองให้ตรงกับความถี่ของ Master Clock นั่นคือแต่ละ NE ซึ่งเป็น Slave จะมี Master Clock ในการ Synchronized ในแต่ละลำดับชั้น **ดังรูปที่ 1.1**

อุปกรณ์ที่เป็น Slave จะดึงความถี่จากอุปกรณ์ที่เป็น Master ผ่านทาง Synchronization Link ซึ่งสามารถแบ่ง Link ออกได้ดังนี้

- STM-N Link
- 2 MHz. Link สำหรับต่อ Synchronization โดยตรง
- 2 Mbps Link ที่ไม่มีทราฟฟิค
- 2 Mbps Link ที่มีทราฟฟิค

**1.2.2 Mutual Synchronization**

การ Synchronization แบบ Mutual แต่ละ NE จะมีลักษณะการ Synchronized แบบ **“Virtual Master”** คือไม่มี NE ใดทำหน้าที่เป็น Master หรือ Slave โดยเฉพาะ แต่ NE แต่ละตัวจะปรับตั้งความถี่ของตัวเองให้ตรงกับค่าเฉลี่ยของสัญญาณ Clock ที่เป็นอินพุต **ดังรูปที่ 1.2**

**1.3 โหมดการทำงานของ Clock (Clock Mode)**

โหมดการทำงานของ Clock ของ NE สามารถแบ่งได้เป็น 3 โหมดตามการควบคุมของ Clock ได้แก่

**1.3.1 Locked Mode:** เป็นโหมดการทำงานของ Clock ซึ่งสัญญาณ Output ถูกควบคุมโดยสัญญาณอ้างอิงที่เป็นอินพุตจากภายนอก และเป็นโหมดการทำงานปกติของอุปกรณ์ที่เป็น Slave Clock ซึ่งจะทำให้แต่ละ NE ในลูกรโซ่ (Chain) เดียวกัน มีความถี่เฉลี่ยในระยะเวลายาวเท่ากัน

**1.3.2 Hold-Over Mode:** เป็นโหมดการทำงานของ Clock ซึ่งได้สูญเสียสัญญาณ Input ที่ใช้ในการ Synchronized ไป และ

ใช้ข้อมูลที่เก็บไว้ (ขณะอยู่ใน Locked Mode) มาเป็นตัวควบคุม Output ข้อมูลที่เก็บไว้จะถูกเฉลี่ยเพื่อลดผลการเปลี่ยนแปลงระยะสั้นให้น้อยที่สุด

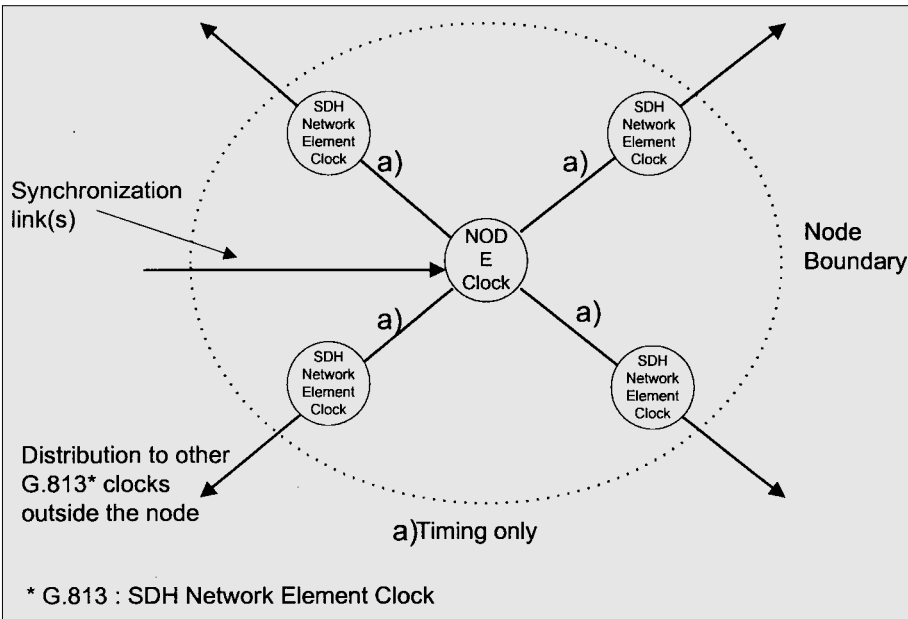
**1.3.3 Free Running Mode:** เป็นโหมดการทำงานของ Clock ซึ่งมีสัญญาณ Output ที่ได้จากการควบคุมของ Clock ที่อยู่ในสัญญาณ Clock จะไม่มี Input อ้างอิงจากภายนอกและไม่มีการใช้ข้อมูลที่เก็บไว้มาควบคุม Output เหมือนอย่างโหมด Hold-Over

**1.4 สถาปัตยกรรมเครือข่าย Synchronization**

ลักษณะของ Synchronization ของเครือข่าย SDH ที่สำคัญคือ ต้องการให้ NE ในเครือข่ายมีการติดตามสัญญาณ Clock ที่ใช้ในการ Synchronization จากอุปกรณ์ที่เป็น PRC กล่าวคือ แต่ละ NE ในเครือข่ายจะปรับตั้งความถี่ให้ตรงกับแหล่งกำเนิดสัญญาณ Clock อ้างอิงเพียงแหล่งเดียวเท่านั้น

การกระจายสัญญาณ Clock ในเครือข่าย Synchronization สามารถแบ่งได้ 2 ลักษณะ คือ

**1.4.1 Intra-Station** เป็นการกระจายสัญญาณ Clock ภายในสถานี (Station) หรือ Node ที่เป็นอุปกรณ์ในการกระจายสัญญาณ Clock ซึ่งอ้างอิงตามมาตรฐาน ITU-T G.812 NE ในเครือข่ายในลำดับชั้นที่ต่ำกว่าจะมีการดึงสัญญาณ Clock จากสัญญาณในลำดับชั้นที่สูงกว่าภายในสถานีนั้นๆ โดยจะมีสัญญาณ Clock ในลำดับชั้นที่สูงสุดเท่านั้นที่มีการดึงสัญญาณ clock จากสถานีอื่นๆ สัญญาณ Clock จะถูกกระจายจาก NE หนึ่งไปยัง NE อื่นๆ ภายในขอบเขตของสถานีหรือ Node ใดๆ (Node Boundary) ผ่านทางเครือข่ายสื่อสัญญาณ SDH ความสัมพันธ์ของการกระจายสัญญาณ



รูปที่ 1.3 : Synchronization Network Architecture Intra-Node Distribution

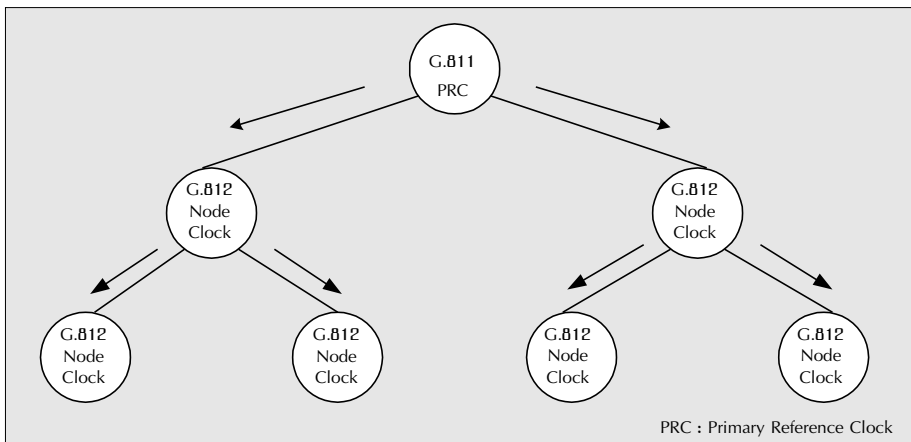
Clock แบบ Intra-Station แสดงดังรูปที่ 1.3

1.4.2 Inter-Station เป็นการกระจายสัญญาณ Clock ในลักษณะ “ทรี-โทปโลยี (Tree-Topology)” กล่าวคือ NE ในเครือข่าย SDH ทุกตัวจะมีการ Synchronized กับอุปกรณ์กำเนิดสัญญาณ Clock หลัก PRC ความสัมพันธ์ของการกระจายสัญญาณ Clock แบบ Inter-Station แสดงดังรูปที่ 1.4

ลักษณะของสถาปัตยกรรมเช่นนี้ จะมีความสำคัญอย่างมากกับเครือข่าย Synchronization ซึ่งสัญญาณ Clock ของอุปกรณ์ในลำดับชั้นที่ต่ำกว่า จะมีการ Synchronized กับอุปกรณ์ในลำดับชั้นเดียว-

กันหรือสูงกว่า

โครงสร้างของเครือข่าย SDH Synchronization ซึ่งอธิบายดังรูปที่ 1.5 สัญญาณ Clock จะถูกส่งโดยอาศัย Synchronization Trail จาก Node หนึ่งไปยัง Node อื่นๆ ในเครือข่าย ถ้าหาก Synchronization Trail ได้ไม่สามารถส่งต่อสัญญาณ Clock ไปยัง Node ต่อๆ ไปได้ อาจเนื่องมาจากเหตุผลใดๆ ก็ตาม Node นั้นจะต้องหาทางเลือกในการส่งต่อสัญญาณ Clock ใหม่ เพื่อไม่ให้เกิดความผิดพลาดในการส่งข้อมูลขึ้น แต่ถ้าสัญญาณ Clock ในเครือข่ายมีคุณภาพไม่เพียงพอหรือไม่อยู่ในมาตรฐานที่กำหนด อุปกรณ์ในเครือข่าย หรือ



รูปที่ 1.4 : Synchronization Network Architecture Inter-Node Distribution

Node นั้นๆ ก็จะอยู่ในสภาวะ Hold-Over ซึ่งเป็นโหมดการทำงานของ Clock ที่สูญเสียสัญญาณ Input ที่ใช้ในการ Synchronized ไป

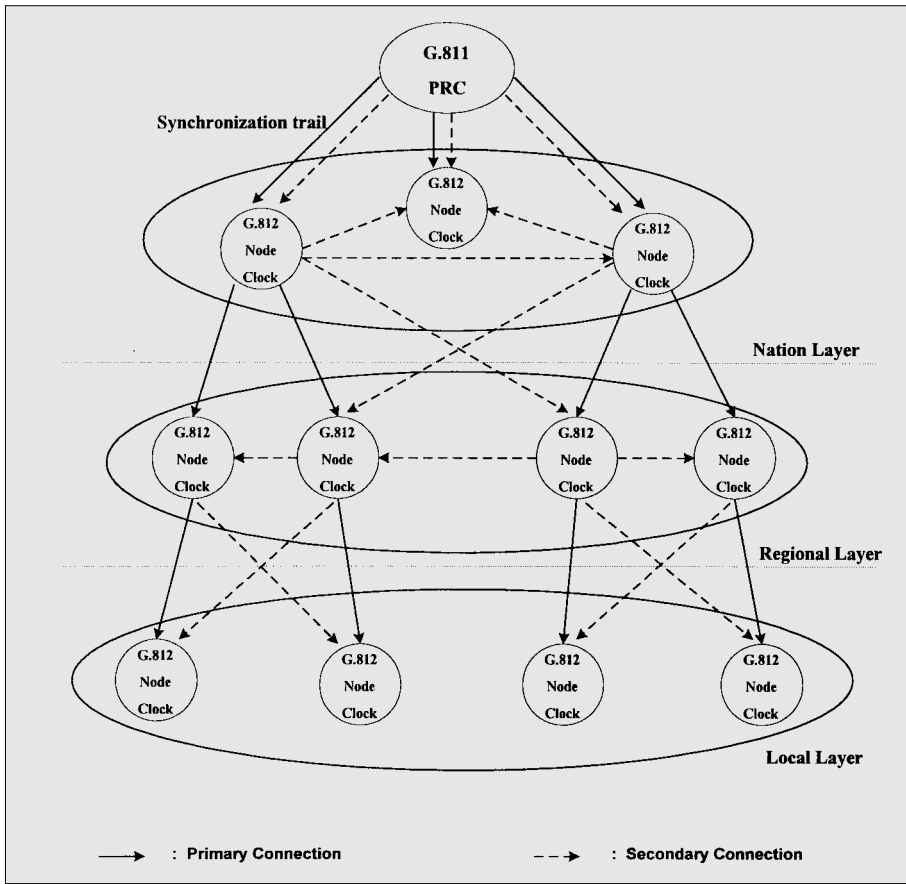
ในสถานการณ์ที่ NE เข้าสู่สภาวะ Hold-Over ระยะเวลาที่ NE นี้ยังคงสามารถทำงานต่อไปได้ ขึ้นอยู่กับเสถียรภาพของ Clock ถ้า NE นี้อยู่ในเครือข่ายย่อย (Sub-Network) ที่ถูกตัดขาดจาก PRC NE นี้ก็จะทำหน้าที่เป็น Primary Master Clock ของเครือข่ายย่อยนี้ จึงจำเป็นอย่างยิ่งที่ NE ที่อยู่ในโหมด Hold-Over นี้จะต้องมี Clock ที่มีเสถียรภาพสูง ยิ่งกว่านั้นใน Synchronization Trail ที่ยาวมาก NE ที่อยู่ส่วนท้ายของ Trail จะมีเสถียรภาพของความถี่น้อยกว่า NE ที่อยู่ส่วนต้นของ Trail เนื่องจากทุกๆ NE จะทำให้เกิด Jitter และ Wander เพิ่มขึ้น ถ้าความยาวของ Trail มีค่ามากเกินไปจะทำให้การเบี่ยงเบนของความถี่มากขึ้นไม่สามารถยอมรับได้

จากรูปที่ 1.5 ในการกระจายสัญญาณ Clock ไปในเครือข่าย อาจจะมี Synchronization Link ได้มากกว่า 1 Link เครือข่ายที่อยู่ในพื้นฐานของระบบสื่อสารสัญญาณ SDH การกระจายสัญญาณ Clock ในแต่ละ Link จะถูกกำหนดโดยส่วนของ Multiplex Section ซึ่งเป็นเครื่องมือในการควบคุมความสัมพันธ์ของสัญญาณ Clock ในแต่ละลำดับชั้น

### 1.5 โหมดการทำงานของเครือข่าย Synchronization (Synchronization Mode)

การทำงานของเครือข่าย Synchronization สามารถแบ่งได้เป็น 4 โหมดคือ

- a) Synchronous
- b) Pseudo-Synchronous
- c) Plesiochronous



รูปที่ 1.5 : SDH Synchronization Network

**d) Asynchronous**

ในโหมดการทำงานแบบ Synchronous NE ในเครือข่ายจะต้องมีการติดตามสัญญาณ Clock จากอุปกรณ์กำเนิดสัญญาณ Clock หลักหรือ PRC ซึ่งอ้างอิงตามมาตรฐาน ITU-T G.811

โหมดการทำงานแบบ Pseudo-Synchronous ไม่มีความจำเป็นที่ NE ในเครือข่ายหรือ Node ทุกตัวจะมีการติดตามสัญญาณ Clock จาก PRC โดยในเครือข่ายอาจจะมี PRC มากกว่า 1 ตัวก็ได้ ซึ่งโหมดการทำงานแบบนี้จะนำมาใช้ในเครือข่ายระหว่างประเทศ (International Network) หรือระหว่างเครือข่ายของผู้ให้บริการแต่ละราย (Inter-Operator Network) ดังแสดงในรูปที่ 1.6

โหมดการทำงานแบบ Plesiochronous NE ในเครือข่าย SDH จะอยู่ในสถานะ Hold-Over ถ้าหากมีการสูญเสียการ

Synchronized ซึ่งเมื่ออยู่ในสภาวะนี้ ค่าความถูกต้องของสัญญาณ Clock ของ Node นั้นๆ จะอยู่ในมาตรฐาน G.812 หรือ G.813

ส่วนการทำงานในโหมด Asynchronous จะมีความเหมาะสมกับเครือข่ายที่มีค่าความเบี่ยงเบนทางความถี่ (Frequency Offset) สูง เช่นเครือข่ายสื่อสัญญาณ PDH ส่วนเครือข่าย SDH นั้นไม่เหมาะที่จะทำงานในโหมดนี้ เพราะเครือข่าย SDH มีความต้องการทางเทคนิคที่มากกว่า PDH ซึ่งไม่เพียงแต่

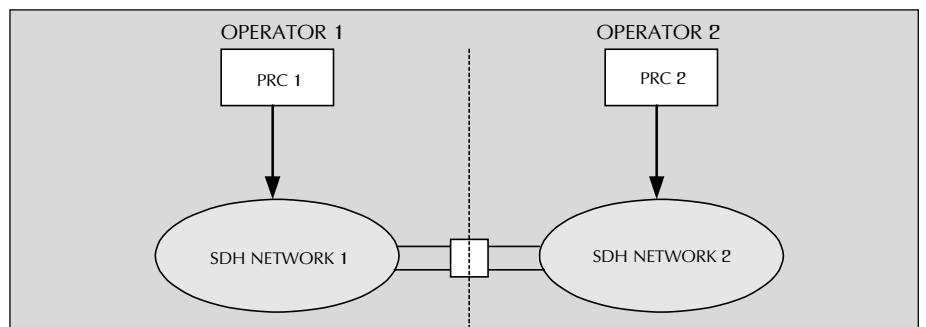
ความถูกต้องทางความถี่เท่านั้น ความถูกต้องในเรื่องของเฟสก็เป็นสิ่งสำคัญที่ต้องคำนึงถึง เพราะจะส่งผลถึงคุณภาพของสัญญาณในเครือข่ายได้

**1.6 การกระจายสัญญาณ Clock ในเครือข่าย SDH**

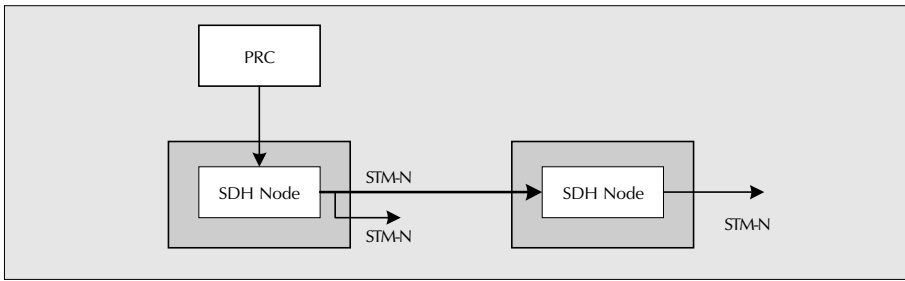
การกระจายสัญญาณ Clock ที่มีคุณภาพตามมาตรฐานที่ทาง ITU-T กำหนดให้กับทุกๆ NE ในเครือข่าย เป็นสิ่งจำเป็นอย่างมากกับเครือข่าย SDH วิธีที่ง่ายที่สุดในการกระจายสัญญาณ Clock ก็คือ การใช้สัญญาณในเครือข่าย SDH เป็นตัวกระจายสัญญาณ Clock ไปยัง Node ต่างๆ ในเครือข่าย ไม่ว่าจะเป็นสัญญาณ STM-1, STM-4 หรือ STM-16 ซึ่ง Node ต่างๆ ในเครือข่ายจะใช้สัญญาณ STM-N นี้เป็น Clock อ้างอิงดังแสดงในรูปที่ 1.7

หน่วยงาน ITU-T ได้กำหนดมาตรฐานการกระจายสัญญาณ Clock ในเครือข่าย SDH เป็นลักษณะลูกโซ่ (Chain) ซึ่งจะประกอบไปด้วย PRC-G.811, G.812 Clock และ G.813 Clock (SDH Network Element Clock) ดังแสดงในรูปที่ 1.8

ค่าของ K และ N ตามรูปที่ 1.8 จะมีค่าจำกัด ขึ้นอยู่กับความต้องการคุณภาพของสัญญาณ Clock ของ NE หรือ Node ตัวท้ายสุดในลูกโซ่ของเครือข่าย Synchronization ซึ่งหมายความว่า ถ้าคุณภาพของสัญญาณ Clock ซึ่งส่งต่อมายัง Node นั้นมีคุณภาพต่ำกว่าค่ามาตรฐานที่ Node นั้นยอมรับได้



รูปที่ 1.6 : Pseudo-Synchronous Operation of SDH Networks



รูปที่ 1.7 : Timing Distribution By Using The STM-N Signal

สัญญาณ Clock ตัวนั้นก็จะไม่สามารถนำมาใช้ในการ Synchronized ได้ ต้องมองหา Clock ตัวใหม่ที่มีคุณภาพดีกว่า และอยู่ในมาตรฐานที่ Node นั้นๆ ยอมรับได้ ซึ่งถ้าพิจารณาในทางทฤษฎี โดยวิเคราะห์จากกรณีที่เลวร้ายที่สุดที่ Node นั้นๆ ยอมรับได้ สามารถคำนวณหาค่าของ K ได้เท่ากับ 10, ค่าของ N เท่ากับ 20 และจำนวน NE ทั้งหมดในเครือข่ายมากที่สุดเท่ากับ 60

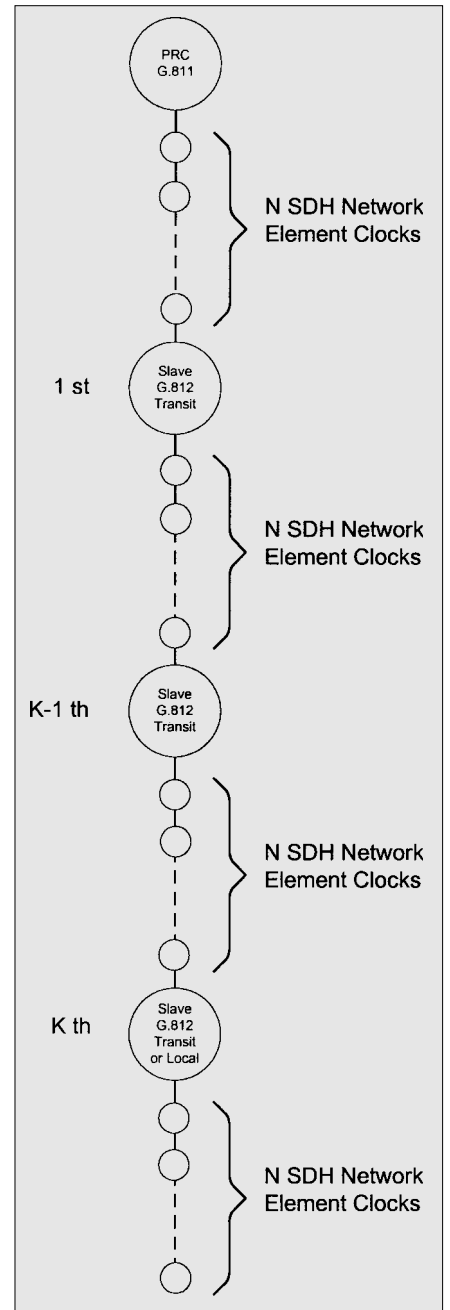
ในเครือข่าย SDH NE ทุกตัวในเครือข่ายจะมีการติดตามสัญญาณ Clock จาก PRC ในกรณีเกิดความผิดพลาดขึ้นกับเครือข่าย เช่น Link เกิดขาดขึ้นมา ทำให้อุปกรณ์ในเครือข่ายบางตัวสูญเสียการ Synchronized อุปกรณ์ในเครือข่ายจะมีการสูญเสียการ Synchronization กลับคืนมา โดยอุปกรณ์นั้นๆ จะมองหาสัญญาณ Clock ตัวที่มีคุณภาพดีที่สุดเท่าที่จะเป็นไปได้ แต่ถ้าไม่มีสัญญาณ Clock ที่มีคุณภาพดีพอมาใช้ในเครือข่ายได้ ก็จะอยู่ในสถานะ Hold-Over

การเลือกสัญญาณ Clock ที่มีคุณภาพและเหมาะสมที่จะนำมาใช้ในขบวนการ Synchronization สามารถกระทำโดย

ใช้ฟังก์ชันของ “ข้อความแสดงสถานะ Synchronization” หรือ SSM (Synchronization Status Message) ซึ่งใช้ไบนารี S1 ใน Multiplex Section Overhead (MSOH) ของสัญญาณ STM-N สำหรับส่ง SSM บางทีเรียกไบนารี S1 นี้ว่า SSMB (Synchronization Status Message Byte) SSM นี้จะเป็นข้อมูลที่แสดงคุณภาพของ Clock ของ Primary Master Clock ของ Synchronization Trail SSMB มีค่าตามระดับคุณภาพ ดังตารางที่ 1.2

นอกจาก SSMB จะเป็นตัวกำหนดคุณภาพของสัญญาณ Clock แล้ว ยังช่วยป้องกันการเกิด “Timing Loop” ใน SDH Ring ซึ่งเป็นการที่อุปกรณ์ในเครือข่าย 2 ตัวที่ติดกัน Synchronized ซึ่งกันและกัน ดังนั้นในการจัดการเครือข่าย Synchronization สิ่งที่ต้องคำนึงถึงและต้องระมัดระวังก็คือ

1. ต้องไม่เกิด Timing Loop ขึ้นในเครือข่าย Synchronization
2. Synchronization Trails ควรสั้นที่สุดเท่าที่เป็นไปได้
3. NE ในเครือข่ายมีความสามารถ



รูปที่ 1.8 : ITU-T G.809 Synchronization Network Reference Chain

ในการติดตาม (Traceability) Synchronization จาก PRC ได้ แม้แต่ในกรณีที่เกิด Link Fail

4. ทุกๆ โหนดควรจะต้องมีแหล่ง Synchronized สำรองเท่าที่เป็นไปได้ และควรให้ลำดับความสำคัญแก่โหนดที่สำคัญที่สุด.

Bit 5	Bit 6	Bit 7	Bit 8	Quality Level	Description
0	0	0	0	*	Quality Unknown
0	0	1	0	*	Traceable to G.811
0	1	0	0	*	Traceable to SSU-Tr
1	0	0	0	*	Traceable to SSU-Loc
1	0	1	1	*	Traceable to SEC
1	1	1	1	*	Do Not Use for Sync (DNU)

Remark : \* Programmable Quality Level (Integer)

ตารางที่ 1.2 : แสดง SSMB Coding