

การออกแบบบอร์ดวงจรอิเล็กทรอนิกส์ ที่ทำงานด้วยความถี่สูง ด้วยซอฟต์แวร์จำลองแบบ

ชัยวัฒน์ ชูสุวรรณ.

“การใช้ Software เพื่อสร้างโมเดลเสมือนของบอร์ดขึ้นมาก่อนนั้น ทำให้เกิดความแตกต่างในการออกแบบ high-speed pc-board! เมื่อเปรียบเทียบกับ การออกแบบบอร์ดโดยใช้วิธีแบบเดิม” ในการออกแบบวงจรีเล็กทรอนิกส์ที่เราต้องการคือ คุณภาพของบอร์ดที่สร้างขึ้น ขอให้เทียบเท่ากับคุณภาพของแบบจำลองโมเดลที่คุณได้สร้างขึ้นมา การที่เราจับกับโมเดลของชนิดของอุปกรณ์อิเล็กทรอนิกส์และการต่อเชื่อมโยงระหว่างบอร์ดอิเล็กทรอนิกส์หลายๆ บอร์ดนั้น มาจากผู้ผลิต Software เครื่องมือที่ทำหน้าที่จำลองการทำงานของ IC Chip และบอร์ดซึ่งสามารถช่วยคุณได้ในครั้งแรกที่คุณเริ่มทำการออกแบบวงจรีเล็กทรอนิกส์



รูปที่ 1 : ซอฟต์แวร์ HyperLynx's IBIS ที่ใช้สำหรับพัฒนาระบบ ซึ่งซอฟต์แวร์ตัวนี้จะมีชุดเครื่องมือหรือ tools ในการสร้าง, จำลองการทำงาน (simulate) และดูโมเดลที่เกี่ยวกับ performance ของระบบที่เราสร้างขึ้นผ่านทาง IBIS-model performance.

คุณพร้อมแล้ว ที่จะเริ่มต้นออกแบบ PC-board ที่ใช้งานกับสัญญาณความถี่สูง (High-speed PC-Board design) โดยที่คุณสามารถสร้างบอร์ดโดยอาศัยการออกแบบโดยใช้สเปคอุปกรณ์ต่างๆ และสร้างมันขึ้นมาด้วยความชำนาญของคุณเองและคุณก็หวังอีกว่ามันจะทำงานได้ตามสเปคที่ออกแบบ ในอีกทางเลือกหนึ่ง คุณสามารถจำลองการออกแบบบอร์ดของคุณโดยใช้ซอฟต์แวร์คอมพิวเตอร์ ก่อนที่จะลงมือสร้างบอร์ดต้นแบบขึ้นมาจริงๆ และถ้าคุณทำได้ถูกต้องจริงๆ ขอให้กำจัดข้อผิดพลาดทั้งหมดที่เกิดขึ้นเมื่อบอร์ดคุณทำงานด้วย (หรืออย่างน้อยที่สุดก็กำจัดข้อผิดพลาดที่คุณพบแม้จะกำจัดไม่หมดก็ตาม)

โดยความรู้สึกของเราแล้ว การจำลองเส้นทางเดินของสัญญาณทางไฟฟ้าบนบอร์ดเป็นวิธีที่เราจะก้าวเดินไปในการออกแบบ แต่คุณต้องการอะไรที่พอเพียงต่อสิ่งที่คิดไว้เพื่อใช้ในการจำลองการทำงานของสิ่งที่คุณได้ออกแบบล่ะ? ณ. ตอนนี้อย่างไรก็ตาม

มีซอฟต์แวร์ที่เป็นเครื่องมือจำลองการทำงาน ของบอร์ดวงจรีเล็กทรอนิกส์มากมายหลายตัว อีกทั้งมันมีความสามารถในการประเมินประสิทธิภาพของ board ด้วย แล้วราคาของซอฟต์แวร์ ที่เป็นเครื่องมือชนิดต่างๆ ที่กล่าวมาแล้วล่ะ? (ดูซอฟต์แวร์แต่ละชนิดที่เป็นเครื่องมือในการออกแบบ แบบจำลองวงจรีอิเล็กทรอนิกส์ได้ในตารางที่ 1)

ความซับซ้อนของการจำลองแบบ และระดับการเชื่อมต่อกันระหว่างบอร์ดหลายบอร์ดนั้น จัดเป็นเครื่องมือในการตัดสินใจ สำหรับเลือกชนิดของตัวจำลองแบบโมเดลที่จะนำมาใช้งานกับอุปกรณ์ที่เราจะใช้กับบอร์ด การที่เรามีความเข้าใจอยู่บ้างเกี่ยวกับชนิดของโมเดลในแง่ของความสามารถของโมเดลแต่ละชนิดที่จะนำมาใช้ในการจำลองแบบนั้นจะ

ทำให้เราสามารถเลือกใช้ซอฟต์แวร์ที่เป็นเครื่องมือในการออกแบบ แบบจำลองวงจรีอิเล็กทรอนิกส์ ที่ตรงกับจุดมุ่งหมายและมีประสิทธิภาพสูงสุด เพื่อความสำเร็จในงานของเรา

โมเดลของบอร์ดและบอร์ดต้นแบบเสมือนที่ถูกสร้างขึ้น (Models and virtual prototypes)

เพื่อที่จะรับมือกับข้อจำกัดในแง่ของเวลาที่น้อยมากที่เราต้องใช้ในการออกแบบและเพื่อที่จะเพิ่มความเชื่อมั่นในผลิตภัณฑ์ที่ได้ในขั้นตอนสุดท้าย ผู้ออกแบบต้องการที่จะเพิ่มความไว้วางใจในแง่ของความถูกต้องและประสิทธิภาพตัวของบอร์ดต้นแบบเสมือนจริงที่สร้างขึ้น บอร์ดต้นแบบ

เสมือนหรือ virtual prototype นั้นจัดเป็นระบบโมเดลซึ่งคุณได้จำลองขึ้นโดยใช้ Software ก่อนที่จะลงมือสร้างระบบจริงขึ้นมา ความถูกต้องของบอร์ดต้นแบบเสมือนต้องการความถูกต้องของโมเดลของอุปกรณ์ต่างๆ กันหลายๆ ตัวในระบบและต้องการความถูกต้องของการเชื่อมต่อทางวงจรระหว่างอุปกรณ์ที่อยู่ในระบบด้วย สำหรับพื้นฐานการออกแบบจะอ้างอิง ผลที่คุณได้จากบอร์ดต้นแบบเสมือนที่คุณสร้างขึ้นในตอนแรก ด้วยวลีที่ว่า **“garbage in, garbage out”** มีความหมายว่า คุณได้ทำการออกแบบโมเดลโดยที่โมเดลที่ได้นั้นแย่มากๆ! และไม่ได้เรื่องได้ราว! อีกทั้งที่เลวร้ายสุดๆ ก็คือระบบที่คุณออกแบบทำงานล้มเหลวไม่ตรงตามสเปคที่วางไว้ในตอนแรก

ถ้าคุณคิดว่าคุณต้องการบอร์ดต้น

แบบเสมือนแต่เพียงอย่างเดียวสำหรับระบบที่ทำงานร่วมกับสัญญาณนาฬิกาความถี่สูง ขอให้คุณจำไว้ว่า การออกแบบวงจรแบบ **“high-speed”** จะไม่ถูกประยุกต์ใช้แต่เพียงแค่ออกแบบการทำงานที่อัตราสัญญาณนาฬิกาสูงๆ (high clock rate) เมื่อมองที่ความสมบูรณ์ (integrity) ของสัญญาณและปัญหา EMC ที่เพิ่มขึ้นและช่วงเวลา fall time ที่ลดลงจัดเป็นเรื่องสำคัญที่คุณควรให้ความสำคัญ เพราะบอร์ดจะทำงานที่แม่นยำมีความถี่ในระดับเมกะเฮิรตเพียงเล็กน้อย ดังนั้นจำเป็นที่เราต้องออกแบบด้วยความระมัดระวัง ถ้าวางจรของคุณมีการใช้งาน chip-IC ที่ให้สัญญาณออกมาและมีความถี่ของสัญญาณนาฬิกาโดยที่เวลาที่ขอบขาของสัญญาณอยู่ในระดับ 1 ถึง 2 นาโนวินาที (nsec.) หรือน้อยกว่านี้ ดังนั้นบอร์ดที่มีการ

ทำงานกับสัญญาณที่มีช่วงเปลี่ยนสถานะสัญญาณที่รวดเร็วตามที่กล่าวมาแล้วนั้นต้องการวิธีการออกแบบซึ่งคุณสามารถทำการจำลองประสิทธิภาพของระบบได้ดีที่สุดก่อนที่คุณจะวาง layout ทั้งหมดของบอร์ด ทั้งหมดนี้จะช่วยให้คุณได้โดยการใช้ บอร์ดต้นแบบเสมือนหรือ virtual prototype ที่สร้างขึ้นจากซอฟต์แวร์

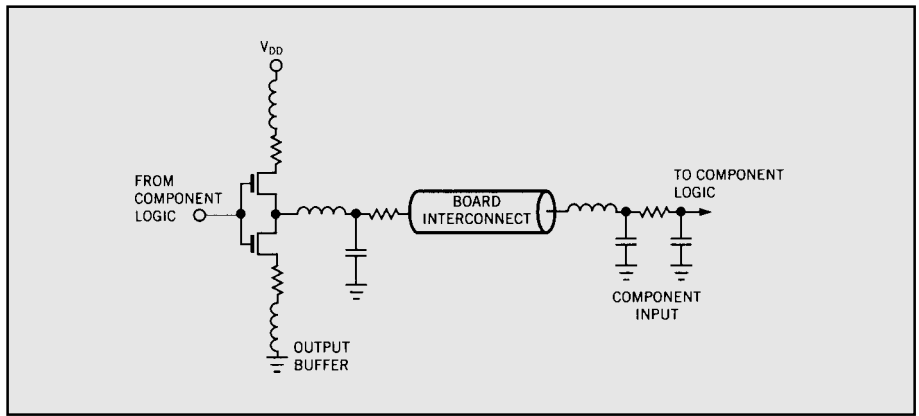
การจำลองบอร์ดต้นแบบเสมือนโดยใช้ซอฟต์แวร์สำหรับการวิเคราะห์การทำงานของสัญญาณและประสิทธิภาพของ EMC นั้นหมายความว่า คุณมีโมเดลของอุปกรณ์อิเล็กทรอนิกส์ที่นำมาใช้ได้ มีความถูกต้องในบอร์ดที่เป็นต้นแบบของคุณ โดยที่ความถูกต้องของโมเดลจะสวนทางของความเร็วในการจำลองการทำงานของบอร์ด นั่นคือในกรณีที่คุณมีการใช้งานของโมเดลที่มีรายละเอียดมาก

TABLE 1—REPRESENTATIVE PC-BOARD MODELING AND SIMULATION PRODUCTS				
Company	Product	Function	Starting price	Comments
Amp Circle No. 301	AMPredictor signal-integrity analyzer	Tool suite for multiboard critical-net simulation	\$3995	Includes AmpSpice circuit simulator and a library of Amp connector models
Ansoft Circle No. 302	SI 3D	Parasitic-extraction and signal-integrity-analysis tool suite	\$19,900	Spice modeling and 3-D-structure analysis
Applied Simulation Technology Circle No. 303	ApsimIBIS Toolkit	IBIS-model development	\$5000	Written in Java
	ApsimTSG	IMIC-model development	\$5000	
Cadence Design Systems Circle No. 304	Spice-to-IBIS translator		Free	Available on Cadence's Web site at www.cadence.com/software/pcb_info.html
	SigNoise	Signal-integrity analyzer	\$35,000	Works with BoardQuest design planner and Allegro physical-design system
HyperLynx Circle No. 305	IBIS Development System	IBIS-model development	\$2995	No charge to semiconductor IBIS-model developers
	HyperSuite	Prelayout and postlayout signal-integrity analyzer	\$10,990	Comes with your choice of pc-board-layout translator
Intusoft Circle No. 306	IBIS-to-Spice translator		Free	Available on Intusoft's Web site at www.intusoft.com
Mentor Graphics Circle No. 307	Tau	Board-level timing analysis	\$35,000	Models component pin-to-pin delays
	IS_Floorplanner	Floorplanning and component placement	\$58,000	Accepts IBIS 3.2 and Tau models
	IS_Synthesizer	Delay- and crosstalk-driven routing	\$75,000	
OEA International Circle No. 308	Metal	Interconnect simulation	\$15,000	Models 2- and 3-D interconnects
	Henry	Inductance simulation	\$15,000	Models 3-D interconnects and ground planes
OptEM Engineering Circle No. 309	OptEM ID	Creates and analyzes Spice transmission-line models of board interconnect	\$10,000	Generated Spice models are accurate over a wide frequency range
Pacific Numerix Circle No. 310	Turbo Package Analyzer	Chip-package analysis	\$30,000	For BGA, flip-chip, and QFP packages
Viewlogic Systems Circle No. 311	XTK	Signal-integrity and transmission-line simulator	\$37,500	XTK models are a superset of standard IBIS models
Xyнетix Design Systems Circle No. 312	Encore BGA	Chip-package-design tool	\$50,000	Works with third-party signal-integrity-analysis tools
Zuken-Redac Circle No. 313	CR-5000	Chip-package-design tool	\$25,000	For BGA, TAB, and flip-chip packages

(ตารางที่ 1 : แสดงซอฟต์แวร์ที่ทำหน้าที่สร้างโมเดล PC-Board และจำลองการทำงานของโมเดลที่ออกแบบขึ้นก่อนที่จะลงมือสร้าง board ขึ้นมาจริงๆ)

และต้องการความถูกต้องมาก แบบจำลองที่สร้างขึ้นโดยซอฟต์แวร์ก็จะใช้เวลามากในการ run การจำลองแบบ (Simulate) สำหรับโมเดลที่เป็น IC Chip นั้นโดยทั่วไปจะประกอบด้วยคุณสมบัติสอง level คือ หน้าของตัว Chip ตัวนั้นๆเอง และในระดับที่ Chip ถูกนำมาต่อใช้งานกับ component อื่นๆ รวมกันเป็นวงจร ในระดับ level ที่กล่าวมาทั้งสองแบบมีความสำคัญมาก เพราะจะเป็นโมเดลสำหรับ system-level, global-design view และ circuit/device level เพื่อใช้สำหรับการวิเคราะห์การออกแบบ ซึ่งคุณอาจจะพบความยากลำบากในการประเมิปัญหาก็ได้ เราควรทำการจำลองแบบโมเดลทั้งสองชนิด รวมทั้งจำลองการเชื่อมต่อกันระหว่างอุปกรณ์ต่างๆ ลายวงจรที่อยู่บนบอร์ด และเส้นทางจุดต่างๆ ที่สำคัญณเดินทางบนบอร์ด

คุณสามารถใช้เครื่องมือที่เรียกว่า EDA ซึ่งใช้ในการจำลองประสิทธิภาพการทำงานของบอร์ดเมื่อมีการใช้งาน component บนบอร์ดทั้งก่อนและหลังทำการวางเลย์เอาต์ของบอร์ด เครื่องมือที่ทำหน้าที่ออกแบบเลย์เอาต์ของบอร์ดในตอนเริ่มแรกหรือที่เราเรียกว่า Prelayout tools นั้นใช้โมเดลที่เรียกว่า physical board-structure และคุณลักษณะที่เรียกว่า board-material characteristics ในการประมาณว่า pc board จะทำงานอย่างไรในโลกแห่งความเป็นจริง เครื่องมือที่แตกต่างกันจะใช้วิธีการทำโมเดลของบอร์ดในแง่ของ physical



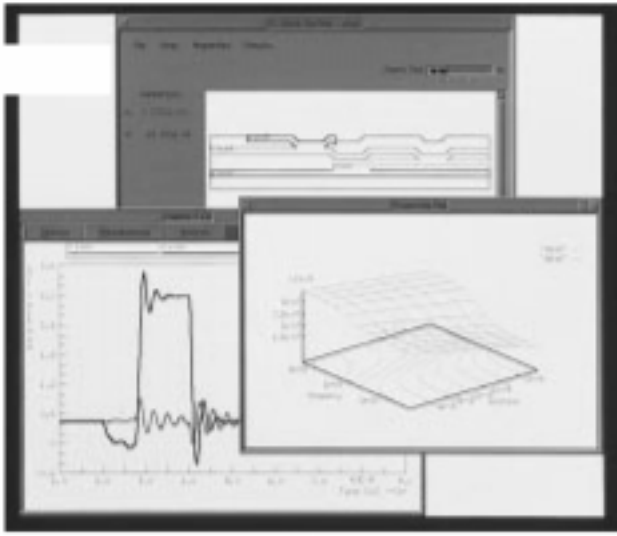
รูปที่ 2 : การรวมเอา IMIC models (เหมือนแบบ Software Spice) โดยการใช้ RCL Networks ไปยังโมเดล pin-to-pin interaction และ I/O interaction ด้วยแหล่งจ่ายไฟและกราวด์

structure ที่แตกต่างกันด้วย เครื่องมือที่ใช้วิเคราะห์หลายตัวได้ใช้ตัวแก้ปัญหา electromagnetic field เพื่อที่จะแปลงหรือเปลี่ยนคุณลักษณะที่เป็นกายภาพของบอร์ด (ขนาดและคุณสมบัติของวัสดุ) ให้อยู่ในรูปของตัวแปรทางไฟฟ้า (electrical parameters) เครื่องมือที่เป็นตัวแก้ปัญหาโดยการสร้างสนามไฟฟ้าแบบ 3 มิติ หรือ 3-D field นั้น สำหรับเครื่องมือที่มีความถูกต้องมากกว่าจะมีระยะเวลาในการจำลองแบบการทำงานที่มากกว่าเครื่องมือที่เป็นตัวแก้ปัญหา 3-D field ที่มีความถูกต้องน้อยกว่า โดยที่มันจะใช้วิธีที่เรียกว่า structural approximation ในโมเดล สำหรับปัญหาที่เกิดขึ้นกับบอร์ดของคุณนั้นซึ่งหลังจากที่คุณค้นพบปัญหาที่เกิดขึ้นกับบอร์ดของคุณขอให้คุณใช้เครื่องมือ ที่เรียกว่า high-accuracy simulation เพื่อว่าคุณจะมีปัญหาอย่างที่คุณคิดเอาไว้จริงๆ หรือเปล่า (ให้ดูหัวข้อ การออกแบบบอร์ดสัญญาณความถี่สูง high-speed

board design โดยบริษัท Sun Microsystems เพิ่มเติม) การทำโมเดลอุปกรณ์ในระดับพฤติกรรมของโมเดลอุปกรณ์ (Behavioral Component Models) บรรดาผู้ออกแบบ Chip ดิจิตอลได้ยอมรับโมเดลในแบบระดับพฤติกรรมกันอย่างกว้างขวาง โดยที่โมเดลแบบนี้เป็นวิธีที่เราสามารถผสมสัญญาณจาก Chip หลายๆตัวเข้าด้วยกัน (ให้ดูหัวข้อ Analog and mixed-signal HDLs) บรรดาผู้ออกแบบบอร์ดก็มีภาษาโปรแกรมที่เป็นแบบ behavioral-level-modeling แบบแรกเป็นแบบมาตรฐานและแบบที่ 2 จัดเป็นกรรมสิทธิ์ของบริษัท ถ้าคุณเคยออกแบบ pc board คุณคงจะเคยได้ยินชื่อ โมเดลที่เรียกว่า IBIS (ย่อมาจาก I/O Buffer Information Specification) มาก่อน IBIS ถูกนำเสนอในครั้งแรกเมื่อปี

ข้อเสนอแนะที่สำคัญที่ควรพิจารณา

- สัญญาณและอัตราเวลาของขอบสัญญาณนาฬิกาหรือ clock-edge rates (ซึ่งไม่ใช่ความถี่ของสัญญาณนาฬิกา) เป็นตัวกำหนดการออกแบบ board แบบ high speed signal ในทางปฏิบัติ และเป็นตัวกำหนดความถูกต้องของโมเดลที่เราสร้างขึ้นด้วย
- โมเดลที่เป็นแบบ behavioral-level component models จะ run ได้เร็วกว่าการทำแบบ circuit-level models และโมเดลแบบนี้ก็มีความถูกต้องของโมเดลอาจจะน้อยกว่าโมเดลที่เป็นแบบ behavioral-level component models
- โมเดลที่เรียกว่า IBIS (I/O Buffer Information Specification models) หรือ IBIS model จะมีเรื่องของคุณภาพเข้ามาเกี่ยวข้องด้วย และอาจจะไม่พอเพียงที่จะใช้ออกแบบการทำงานของวงจรที่มีความเร็วมากกว่า 300 ถึง 400 MHz.
- คุณไม่ควรใช้การวิเคราะห์ทั้งสองระดับในการออกแบบ board นั่นคือใช้การวิเคราะห์แบบเร็ว และ การวิเคราะห์แบบช้า เพื่อกำจัดปัญหาที่เกิดขึ้นกับ board และให้คุณใช้การวิเคราะห์แบบ "ชามากๆ" เพื่อวิเคราะห์ในระดับรายละเอียดเพื่อดูว่าปัญหาต่างๆ มีอยู่จริงหรือไม่



รูปที่ 3 : คุณจะใช้ OptEM ID เพื่อที่จะทำการแยกโมเดลในส่วนต่างๆ ออกมาจาก board และแยกโครงสร้างของ package ที่มี จากรูปบนสุด เป็นการทำให้เห็น package ของ chip ตามแนวแกนข้าง รูปขวาแสดงให้เห็นภาพ 3 มิติของค่า inductance เทียบกับ ความถี่ตามระนาบกรวดของ package ส่วนภาพซ้ายมือนี้จะแสดงให้เห็นถึงการวิเคราะห์สัญญาณที่ได้จากการออกแบบ

1993 ในตอนนั้น IBIS เป็นที่สนใจของผู้ผลิต component ต่างๆ, ผู้ผลิตเครื่องมือ EDA (EDA-tool) และ ผู้ออกแบบ board หลายราย IBIS ได้ให้ไดรเวอร์ของ component และได้ให้ receiver-I/O characteristic สำหรับวงจร transmission line ของ pc-board โดยไม่ยอมเปิดเผยวงจรและข้อมูลในการประมวลผลในขณะที่ IBIS ทำงาน (เป็นความลับ) ปัจจุบัน IBIS ได้ออกมาเป็น version 2.1 (ANSI/EIA-656) และจัดเป็นมาตรฐานตัวหนึ่งเมื่อเดือนธันวาคม ปี1995

นักออกแบบโมเดลได้สร้างโมเดลของ IBIS จากสิ่งที่เรียกว่า Device measurement, สร้างจากโปรแกรม Spice, หรือแม้แต่สร้างมาจาก data sheet (สำหรับโมเดลง่ายๆไม่ซับซ้อน) รูปแบบ file format ของ IBIS สามารถกำหนดโมเดลตัวแปรได้ เช่น โหลดทางด้านอินพุต (Input load), ค่า rise times (ช่วงเวลาขอบขาขึ้น) และ fall times (ช่วงเวลาขอบขาลง) ของสัญญาณ, ค่าอิมพีแดนซ์ทางด้านเอาต์พุตของวงจร เพื่อที่จะให้ไดสเปคที่ใช้งานได้สำหรับการจำลองแบบของ transmission line ที่มีใน board ดิจิตอลส่วนมาก

เรื่องของ IBIS Electrical Board

IBIS หรือ I/O Buffer Information Specification version 2.1 ซึ่งเป็น version ปัจจุบัน โดยที่ IBIS version นี้มีให้ใช้มากกว่า 3 ปีแล้ว IBIS version นี้ได้จัดทำส่วนของ package component จำนวนมากไว้ให้สำหรับวิเคราะห์สัญญาณ เพราะว่าโมเดลนั้นมีพื้นฐานมาจากการวัดกระแสเทียบกับแรงดัน (current-voltage) และ แรงดันเทียบกับเวลา (voltage-time) ของ component โชคดีที่ IBIS version นี้ไม่สามารถสร้างโมเดลโครงสร้างของ board ได้ ดังนั้นจึงมี IBIS version ใหม่ออกมาเพื่อแก้ไขข้อด้อยตรงนี้ IBIS version ใหม่คือ version 3.2 ได้มีความสามารถในการจัดการในระดับของ board-level ซึ่งจะเก็บอยู่ใน file format นามสกุล .ebd (electrical-board-description) และ version นี้ได้มีการอัปเดตความสามารถเพิ่มเติมด้วย ความสามารถใหม่ที่เพิ่มเข้ามาใน version นี้ นั่นคือความสามารถในการเลือก driver, การทำงานเกี่ยวกับ diode (diode store charge หรือ diode kickback), ความสามารถในการขยาย package-model, การใช้งาน driver แบบ

multistage, series elements และ switches, dynamic-clamp และ bus-hold ที่เป็นโมเดลย่อยหรือ submodels, และการทำโมเดล ECLแบบ 3 stages จากความสามารถที่กล่าวมาทั้งหมดนี้ feature หรือความสามารถที่มีใน IBIS version 3.2 board-level-description จัดได้ว่าเป็นความสามารถที่เยี่ยมยอดมาก! ไฟล์นามสกุล .edb จะเป็นไฟล์ที่แสดงให้เห็นการเชื่อมต่อของ board-level-component ระหว่างขา pin ของ board และอุปกรณ์ต่างๆ ภายในไฟล์จะมีข้อมูลของ capacitance และ inductance ซึ่งได้มาจากพารามิเตอร์ของ pc-board สำหรับ IBIS version 3.2 จะถูกนำมาใช้กับการออกแบบ board-level component สำหรับโมเดลที่มีความซับซ้อน เช่นในการออกแบบคาทริดจ์ของ CPU Pentium II (Pentium II cartridges) และใช้ในการออกแบบหน่วยความจำแบบ SIMM/DIMM HyperLynx เป็นผู้ผลิตรายหนึ่งที่ตั้งจำหน่ายเครื่องมือที่ใช้วิเคราะห์สัญญาณและจำลอง EMC ได้มีการออกเครื่องมือหรือ tools ที่ใช้ upgrade ซอฟต์แวร์ IBIS ของตนให้สามารถเขียนโมเดลในแง่ของ board-trace ได้ใน format ของ .edb format. ได้สำหรับ Version ใหม่ของผลิตภัณฑ์ Mentor Interconnectix จะสนับสนุน file format .ebd ของ IBIS ด้วย คุณสามารถเข้าไปอ่านข้อมูลเพิ่มเติมของ IBIS version 3.2 ได้ที่ **IBIS Web site** ที่ www.eia.org/eig/ibis/ibis.htm.

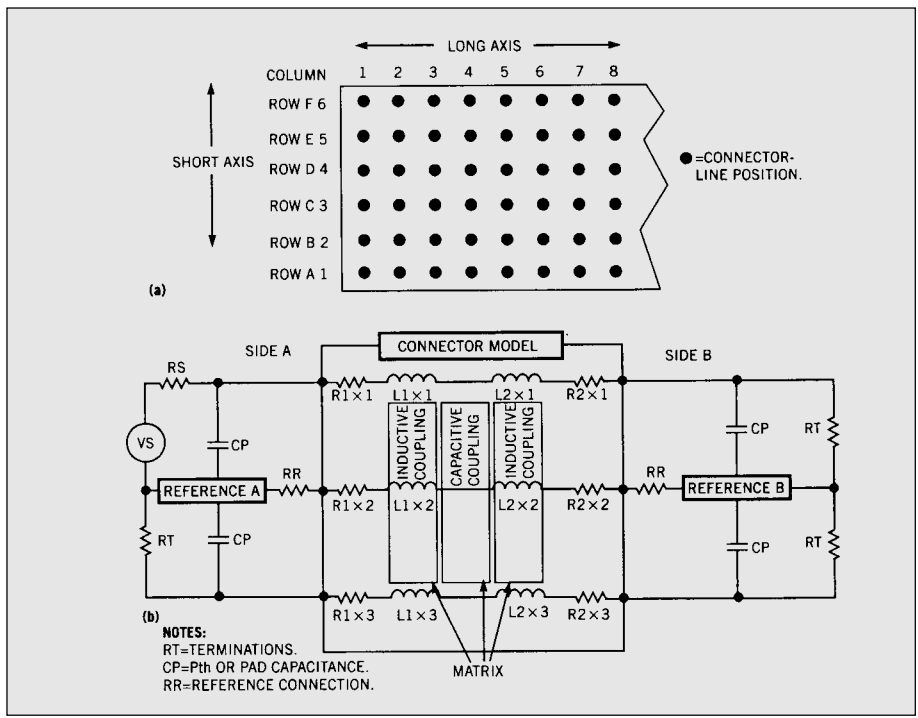
เมื่อคุณได้สร้างโมเดลได้อย่างถูกต้อง IBIS โมเดลจะมีความสัมพันธ์กับโมเดลที่ได้จากโปรแกรม Spice (ซึ่งโดยปกติ Spice model จะใช้ข้อมูลของผู้ผลิตมาสร้างโมเดล) ที่ความถี่สูงเท่ากับ 300 ถึง 400 MHz คุณสามารถพัฒนา IBIS โมเดลสำหรับใช้งานกับสัญญาณความถี่สูงที่คุณต้องการ แต่การพัฒนาโมเดลจะมีความซับซ้อนเพิ่มขึ้นอย่างมากโดยสัญญาณจะอยู่ในช่วงความถี่ที่ได้

กล่าวมาแล้วข้างต้น

เรื่องของความถูกต้องของความเร็วที่สูงมากกว่าที่ได้กล่าวมานั้น IBIS ไม่ได้เป็นตัวเลือกที่สมบูรณ์แบบสำหรับหน้าออกแบบ pc-board ที่กำลังมองหาโมเดลของ component ที่ความเร็วสูงกว่าที่กล่าวมา โรงงานอิเล็กทรอนิกส์ไม่พอเพียงที่จะให้การสนับสนุน IBIS ซอฟต์แวร์ ถึงแม้ว่ามีผู้ผลิตอุปกรณ์อิเล็กทรอนิกส์หลายรายที่จัดหา IBIS โมเดลสำหรับ IC Chips ของพวกเขาเอง แต่ส่วนมากก็ไม่ได้ทำเช่นนั้น ผู้ผลิตเครื่องมือหรือ tools ที่ใช้วิเคราะห์สัญญาณ และออกแบบ board มีการออกมาบอกว่าโดยทั่วไปคุณภาพของโมเดลที่ได้จาก IBIS นั้นออกมาแย่มาก (ดูหัวข้อ การออกแบบ board high speed โดย

Sun Microsystems) ส่วนที่เป็นผลของปัญหาคุณภาพนั้นเกิดมาจากการขาดแคลนมาตรฐานการรับประกันคุณภาพของ IBIS ให้เป็นแบบเดียวกัน ถ้าคุณใช้โมเดลที่ได้จาก software IBIS ขอให้คุณทำการจัดการให้แต่ละโมเดลมีความเหมาะสมในการทำงานก่อนที่คุณจะทำการออกแบบมันขึ้นมาเนื่องจาก IBIS มีปัญหาเรื่องคุณภาพดังนั้น IBIS โมเดลจึงไม่สามารถจัดการกับการออกแบบ driver และ receiver ได้ทุกชนิด

บริษัทบางบริษัท เช่น Viewlogic ซึ่งมีเครื่องมือที่ใช้จำลองและวิเคราะห์สัญญาณที่เรียกว่า XTK ได้ใช้โมเดล IBIS แบบมาตรฐานสำหรับใช้งานกับความเร็วสูงซึ่งจะมีความถูกต้องที่ดีกว่า บริษัท Viewlogic ได้ทำการดัดแปลงเครื่องมือ XTK ของตนเพื่อที่จะจัดการกับ drivers ที่มีความซับซ้อนเช่นการออก ไมโครโปรเซสเซอร์ชิป กลุ่ม EIA IBIS ที่รับผิดชอบสำหรับ IBIS นั้นได้ทำการพัฒนา IBIS version 3.2 มาแล้ว ซึ่งจะเอาชนะข้อจำกัดของ IBIS version เก่า เช่นการที่ไม่สามารถทำให้โมเดล pc-board มีความถูกต้องมากขึ้น (ดูเรื่อง **IBIS Electrical Board**)



รูปที่ 4 : แสดงให้เห็น connector แบบ multiline ในการวิเคราะห์สัญญาณ (a) มีความต้องการโมเดลที่บรรจุอุปกรณ์ RLC ที่ซับซ้อนมากขึ้น ที่แสดงให้เห็นถึง contact, shield และ pad coupling (b) เป็น Amplifier แบบ courtesy

ถึงแม้ว่าผู้ผลิตเครื่องมือที่ใช้วิเคราะห์สัญญาณจำนวนมากจะให้การสนับสนุน IBIS models แต่ก็ยังมีบางที่เครื่องมือที่ใช้วิเคราะห์เกี่ยวกับ timing ค่าเวลาของสัญญาณจะหันไปใช้ชนิดของ model ตัวอื่นที่ไม่ใช่ IBIS ตัวอย่างเช่น เครื่องมือที่เรียกว่า Mentor symbolic-timing-analysis, Tau โมเดลซึ่งการใช้ component แบบ pin-to-pin timing โมเดลนั้นซึ่งจะง่ายกว่า IBIS models. สำหรับ Tau model นั้นจะประกอบด้วยการตั้งค่าการหน่วง (delay) การวิเคราะห์ให้เป็นแบบ minimum และ maximum เพื่อที่จะค้นหาปัญหาเวลา timing ที่เกิดขึ้นในระดับ board-level เช่นปัญหาเรื่อง pulse-width หรือปัญหาการติดตั้งและค่าเอาไว้ว คุณได้จำลองการออกแบบ board โดยใช้ Tau โมเดล และ zero-delay model สำหรับ board ที่นำมาเชื่อมต่อกัน คุณสามารถใช้ Tau models ใน Mentor tools ตัวอื่นเพื่อที่จะเพิ่มค่าเวลาหน่วงสำหรับบอร์ดที่นำมาต่อเชื่อมกัน (board-interconnect delay) สำหรับการออกแบบ board คุณจะมี library

สำหรับเก็บ components อิเล็กทรอนิกส์ต่างๆ ด้วยการใช้งาน Tau รวมไปถึงการที่คุณจะได้ตัวประมวลผล (processor), หน่วยความจำ และอุปกรณ์ logic ต่างๆ ที่ Tau สามารถให้คุณได้ สำหรับความสะดวกในการใช้งาน software Tau นั้น คุณสามารถสร้าง Tau โมเดลของคุณเองโดยผ่านการใช้งานส่วนติดต่อกับผู้ใช้ที่เป็นกราฟฟิค (Graphical User Interface-GUI) ที่เรียกว่า "Tau spreadsheet" หรือไม่กี่คุณก็จ่ายเงินให้บริษัท Mentor ซะเลยเพื่อให้ Mentor ทำโมเดลให้กับคุณ

ถ้าคุณต้องการพัฒนาโมเดล IBIS ของคุณเอง ผู้ผลิต EDA สามารถช่วยคุณได้ ตัวอย่างรวมไปถึง ระบบ Software ที่ชื่อ HyperLynx IBIS Development System และ Applied Simulation Technology Apism IBIS. ผลิตภัณฑ์ของ HyperLynx จะรวมถึง IBIS text editor ที่มีการรวมเอาความสามารถในการตรวจสอบไวยากรณ์ (syntax checker) ในระหว่างที่คุณทำการ

เขียนคำสั่งเอาไว้ด้วย, การที่มี model templates, ส่วนที่ดูภาพ waveform ของสัญญาณ, ส่วนที่ช่วยในการสร้างโมเดลที่เรียกว่า IBIS wizard, ตัวที่จำลองการทำงานของวงจร (IBIS simulator) และไลบรารีสำหรับเก็บโมเดลที่เรียกว่า IBIS model library (ดูรูปที่ 1)

สัญญาณ Analog และสัญญาณผสม HDLs (Analog and mixed-signal HDLs)

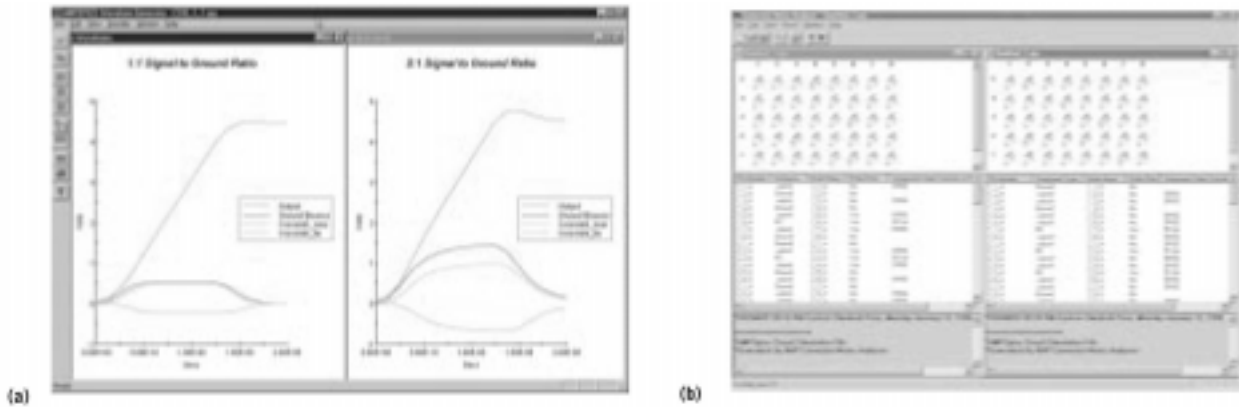
หลายปีในการสร้าง สัญญาณอะนาล็อกและสัญญาณผสม HDLs ทั้ง Verilog และ VHDL ในที่สุดก็เผยโฉมออกมาให้เห็นแล้ว อย่างไรก็ตามคุณไม่ต้องการเห็นมันในเร็วๆ นี้ในการออกแบบ pc-board หรือจนถึงแม้ว่าโมเดลแบบ mixed-signal HDL จะมีประโยชน์สำหรับการทำโมเดลของอุปกรณ์แต่มันก็พิชิตบรรดานักออกแบบบอร์ดหลายรายมาแล้ว เนื่องจากเมื่อคุณใช้โมเดลแบบ mixed-signal กับเครื่องมือในการจำลองการทำงานของบอร์ดที่ชื่อ IBIS model (I/O Buffer Information Specification) ที่ส่งเสริมโมเดลในระดับของอุปกรณ์ ณ บริเวณที่เป็นจุดวิกฤติบนบอร์ด จะมีความถูกต้องพอเพียงสำหรับการออกแบบบอร์ดเสมือนทั้งหมด สำหรับเหตุผลอื่นนั้นบรรดาผู้ออกแบบยังไม่เร่งรีบที่จะใช้โมเดลแบบ mixed-signal

HDL สำหรับเป็นวิธีในการออกแบบเครื่องมือ EDA ที่แตกต่างกัน อาจต้องการวิธีในการออกแบบพื้นฐานในการออกแบบ high-speed board ที่แตกต่างกันด้วย แต่สำหรับเทคนิคที่คุณใช้กับบอร์ดต้นแบบเสมือนตามด้วยการจำลองแบบการทำงานของ prelayout และ postlayout board ยังคงเหมือนเดิม ในการใช้โมเดลแบบ mixed-signal HDL หมายความว่า เป็นการเขียนหรือเวอร์ชันของ mixed-signal ของ Verilog หรือ VHDL และทำการเปลี่ยนวิธีในการออกแบบไปเป็นโมเดลอุปกรณ์ที่มีพื้นฐานจาก HDL และเครื่องมือในการทำการจำลองแบบ (simulation) นักออกแบบส่วนมากไม่ต้องการทำอย่างนี้ที่กล่าวมาทั้งหมดนี้ นอกซะจากว่ามันจำเป็นต่อจริงๆ (ขอให้อ่านว่า นานแค่ไหนที่นักออกแบบ ได้เปลี่ยนการยอมรับ programmable-logic design ไปเป็นการยอมรับการออกแบบที่อาศัยพื้นฐานของ HDL ถ้าคุณเป็นผู้ผลิตอุปกรณ์สารกึ่งตัวนำหรือ Semiconductor และได้มีการพัฒนาโมเดล IBIS เพื่อแจกฟรีให้กับลูกค้าของคุณ ซอฟต์แวร์นั้นก็เป็นซอฟต์แวร์ที่แจกฟรีด้วย คุณสามารถค้นพบไลบรารีของ IBIS จากผู้ผลิตหลายๆผู้ผลิต เพื่อที่จะใช้ Software utility ของ IBIS และข้อมูลที่เป็นประโยชน์ของ IBIS ทั้งหมดนี้สามารถค้นหาได้จาก Web sites EIA Open Forum

(www.eia.org/eig/ibis/ibis.htm), HyperLynx (www.hyperlynx.com) และ Mentor Graphics IBIS-modeling (www.mentorg.com/icx/modeling/ibismodeling.html) ใน Web site ของ Mentor จะมี list รายชื่อของบริษัทบางบริษัทที่เสนอให้บริการโมเดล IBIS

รายละเอียดของโมเดลทางไฟฟ้า (Detailed Electrical Models)

ถ้าคุณมีการวิเคราะห์ต่างๆสำหรับวงจรที่คุณได้ออกแบบไว้ การแยก board trace โมเดลที่เป็น transmission-line ก็พอเพียงแล้วสำหรับความถูกต้องเพื่อการจำลองสัญญาณแบบ single-line และการทำ crosstalk ระหว่าง line วงจร โชคดีที่ทำการออกแบบ board ที่ทำงานกับสัญญาณความเร็วสูงในโมเดลที่คุณออกแบบจะมี trace ของวงจรเชื่อมต่อกันอยู่แบบไม่ต่อเนื่อง รวมทั้งแพ็คเกจ pins, แพด (pads) และ connector ของวงจร สำหรับ model ที่มีความถูกต้องทั้งตัวอุปกรณ์ที่อยู่บน board และการเชื่อมต่อทางไฟฟ้าภายใน board คุณจำเป็นต้องใช้เครื่องมือหรือโมเดลในระดับของวงจร (circuit-level model) โดยปกติจะพบใน software Spice. ถึงแม้ว่าจะมีความถูกต้องถ้าคุณได้ออกแบบโมเดลได้อย่างถูกต้อง



รูปที่ 5 : ในการใช้โมเดลที่เป็นแบบ multiline-connector model, AMPredictor สามารถวิเคราะห์ความแตกต่างของสัญญาณได้ (a) ระหว่าง 1 ไป 1 และ 2 ไป 1 เป็นอัตราส่วนของสัญญาณไปยังขาราวด์ (signal-to-ground-pin ratios) (b)

โมเดลที่ได้จาก Software Spice จะ run ได้ช้ากว่าการทำโมเดลแบบ behavioral models. ที่มากไปกว่านั้น บรรดาผู้ผลิตอุปกรณ์ได้สงวนไว้เกี่ยวกับการให้ Spice model หรือไม่ก็สงวนข้อมูลที่เกี่ยวข้องกับลูกค้าเพื่อนำมาใช้พัฒนา Spice models. การสงวนไว้โมเดลในระดับนี้ รวมทั้งข้อมูลของอุปกรณ์ จะถูกปกปิดไว้ เพราะผู้ผลิตที่เป็นคู่แข่งอาจนำไปใช้ได้

การออกแบบ board ที่ใช้กับสัญญาณความเร็วสูง โดย Sun Microsystems (High-Speed Board Design at Sun Microsystems) การออกแบบ pc board โดยบริษัท SUN Microsystem (www.SUN.com) นั้นจัดเป็นงานที่นาเกรงขามมาก (SUN เป็นบริษัทที่จัดเป็นบริษัทชั้นนำทางด้านคอมพิวเตอร์ และเน็ตเวิร์คคอมพิวเตอร์) ในการออกแบบ pc board ของ SUN นั้น ทางบริษัท SUN ได้ใช้ไมโครโปรเซสเซอร์ความเร็วที่สูงกว่า 450MHz และความถี่สัญญาณนาฬิกาของบอร์ดคือ 150MHz ทำให้เกิดความท้าทายในความยากของสัญญาณที่จะจัดการและไหม้มีงของระบบ ผู้จัดการฝ่ายของ SUN corporate CAD ที่ชื่อ Jonathan Sun ได้มีส่วนผลักดันให้มีการออกแบบวิธีการและเครื่องมือโดยบริษัทที่ผลิต chip และออกแบบบอร์ดตามที่ Jonathan บอกไว้ว่า ที่งานที่ทำการออกแบบด้านสัญญาณได้ใช้โปรแกรม Spice สำหรับวิเคราะห์การออกแบบเลย์เอาต์ของบอร์ดในเมืองต้นที่งานที่ดำเนินการเกี่ยวกับสัญญาณได้ทำงานร่วมกับที่งานที่ทำหน้าที่ออกแบบเพื่อที่จะรับประกันเพื่อการแยกกันได้ดีของสัญญาณและสเปคในด้านประสิทธิภาพอื่นๆ หลังจากที่มีการออกแบบแล้วที่งานที่ทำหน้าที่เลย์เอาต์บอร์ดจะทำการสร้างบอร์ดจริงๆ ขึ้นมาถึงแม้ว่าผู้ผลิตบางเจ้าจะให้โมเดลที่ได้จาก Spice กับลูกค้าของตนอย่างไม่ค่อยจะเต็มใจนัก Jonathan บอกว่า SUN ไม่มี

ปัญหาสำหรับโมเดลที่ตนมีอยู่ที่จะต้องมอบให้กับลูกค้าของตน เพราะ SUN ยึดมั่นที่จะรักษาความสัมพันธ์กับลูกค้าของตนเสมอถึงแม้ว่าวิธีการออกแบบโมเดลที่ใช้พื้นฐานวิธีของ Spice โปรแกรมซึ่งมีใช้กันอย่างแพร่หลายที่ SUN แต่ทาง SUN ก็มุ่งหน้าไปสู่การออกแบบโมเดลโดยใช้พื้นฐานวิธีที่เรียกว่า **IBIS model design.**

Jonathan ได้อธิบายว่า Spice โปรแกรมมีข้อจำกัดในการจัดการโครงข่ายของวงจรที่มีขนาดใหญ่ และเราไม่สามารถใช้มันทำการตรวจสอบ board ได้ SUN ได้ใช้การจำลองแบบโดยใช้พื้นฐานของ IBIS simulation บนระบบที่มีอยู่ เพื่อที่จะทำการระบุปัญหาที่เกิดบนบอร์ดและทำการใช้ Spice โปรแกรมในการวิเคราะห์จุดที่เป็นวิกฤติของปัญหาที่มีอยู่ มีการรวมเอาการตรวจสอบวงจรทางด้านกายภาพที่หนักออก-แบบได้ทำแล้วก่อนที่จะทำเลย์เอาต์ของบอร์ดจริงๆ SUN มีการตรวจสอบเลย์เอาต์ของบอร์ดที่เรียกว่า three-tier postlayout. โดยที่คำว่า tier นั้นหมายถึง การตรวจสอบบอร์ดอย่างหยาบๆ (เป็นการตรวจสอบเลย์เอาต์ทางกายภาพ) และ มีความแม่นยำสูงในการทำการตรวจสอบ (โดยการใช้โปรแกรม Spice สำหรับการวิเคราะห์แบบ 3 มิติ บนโครงข่ายวงจรที่จัดเป็นจุดวิกฤตและบริเวณที่จะทำให้อายุวงจรเกิดปัญหาในระหว่างการทำงาน) อย่างไรก็ตามการตรวจสอบโดยใช้ IBIS จะไม่ทำให้เกิดปัญหาขึ้นเอง ผู้ผลิตที่จัดทำโมเดลให้ตามที่ Jonathan กล่าวไว้ว่า โมเดลของพวกเขาให้จะมีทั้งความถูกต้องสูงและขณะเดียวกันก็มีปัญหาด้วย เนื่องจากว่าทาง SUN ต้องการโมเดลที่มีความถูกต้องสูงในการทำงาน ดังนั้นบ่อยๆที่ SUN ได้รับโมเดลที่ได้จากโปรแกรม Spice จากผู้ผลิต chip ที่ผลิต chip ให้ SUN และทาง SUN ได้ทำการเปลี่ยนโมเดลที่ได้มานี้ให้เป็น IBIS โมเดลซึ่งทำงานได้เร็วกว่าด้วยเหตุนี้ SUN ได้ทำงานร่วมกับ

ผู้ผลิต chip ที่ชื่อ ASIC เพื่อที่จะร่วมมือกันปรับปรุงคุณภาพของ IBIS โมเดลเพื่อที่จะให้ได้สเปคตามที่ SUN ได้กำหนดไว้ นอกจากนั้น SUN ได้เพิ่มความพยายามในการทำการวิเคราะห์แบบ prelayout ด้วย ขั้นตอนนี้เริ่มเพิ่มความสำคัญตามที่มีการออกแบบ timing-driven และ signal-integrity-driven ซึ่งจะเป็นสิ่งที่บีบบังคับให้บรรดาวิศวกรของบริษัทที่ทำหน้าที่เลย์เอาต์บอร์ดมีความยุ่งยากในการทำงานมากขึ้น เนื่องจากความเร็วสัญญาณนาฬิกาของบอร์ดที่ 150 MHz โดยที่ความเร็วของข้อมูลที่วิ่งอยู่บน bus ของข้อมูลจะอยู่ที่ 500 บิต และการมาถึงของไมโครโปรเซสเซอร์ (uP) ความเร็ว 600 ถึง 800 MHz ได้ทำให้ระยะเวลาในการออกแบบและวิเคราะห์สัญญาณลดได้ EDA และกลุ่มที่กำหนดมาตรฐาน รวมทั้ง IBIS Open Forum (เป็นเวทีของ IBIS ที่เปิดให้คนเข้าไปแสดงความคิดเห็น) ได้ทำงานเกี่ยวกับการจัดการเรื่องระยะเวลาในการ run โมเดลที่ช้าอยู่ รับเอาข้อมูลที่เป็นกรรมสิทธิ์ของ Spice models. ความพยายามนี้รวมไปถึงมีผู้ผลิต EDA ที่มีกรรมสิทธิ์ใน format ของโมเดลของตนเข้ามารวมด้วย

สำหรับเครื่องมือที่เรียกว่า Cadence's SigNoise signal-integrity-analysis tool เป็นเครื่องมือที่ใช้ภาษาในการสร้างโมเดลที่เราเรียกแบบย่อๆ ว่า DML (design-modeling-language, DML) เพื่อที่จะสร้างโมเดลโครงสร้าง I/O ที่มีความซับซ้อน ซึ่งโดยปกติแล้วจะทำได้ยากมากถ้าจะใช้ IBIS แต่เพียงอย่างเดียวสร้างโมเดลนี้ขึ้นมา เช่นการสร้าง drive-strength buffers แบบที่สามารถโปรแกรมได้ (programmable), dynamic pullup/pulldown I/O buffers และ dynamic clamp diodes. ภาษาโปรแกรม DML เป็นภาษาที่มีพื้นฐานมาจากภาษาจากโปรแกรม Spice โดยมีการใช้โมเดล IBIS ที่ถูกฝังรวมอยู่กับโมเดลของ

ภาษามาโครขนาดใหญ่ โมเดล IBIS แบบ behavioral ซึ่งอยู่ภายใน Spice model ทำให้เครื่องมือที่เรียกว่า SigNoise ทำการจำลองแบบในการทำงานได้เร็วกว่าการใช้ Spice model แต่เพียงอย่างเดียว ส่วนที่อยู่ข้างล่างสุดของภาษา DML ก็คือภาษาที่เป็นกรรมสิทธิ์ของบริษัท และเป็นตัวที่จำกัดการทำงานของตัวจำลองแบบ Cadence

สำหรับทางเลือกอื่นคือ การใช้โมเดลที่ได้จาก Spice โปรแกรมแบบดั้งเดิมสำหรับทำการวิเคราะห์สัญญาณในระดับของ board-level และการวิเคราะห์สัญญาณ EMC โมเดลที่ชื่อ EIA-Japan (EIAJ) Interconnect Modeling สำหรับวงจรรวมหรือ Integrated Circuit (IMIC). โดยการใช้ตารางสำหรับ look up ข้อมูล และส่วนขยายอื่นของโปรแกรม Spice โมเดล IMIC ที่ได้มาจากพื้นฐาน Spice จะแทน Input และ Output รวมทั้ง I/O กับ Power Supply, ระนาบกราวด์ (ground plane) ด้วยวงจร RCL เน็ตเวิร์ค (ดูรูปที่2)

ตามที่กล่าวไว้ว่า โมเดลที่เป็น EIAJ, IMIC จะมีความถูกต้องมากกว่าโมเดลที่ได้จาก IBIS เพื่อที่จะแทนลักษณะทางไฟฟ้าของสัญญาณที่เกิด เช่น อัตราการ slew ของ output, ground bounce, คุณภาพสัญญาณที่ลดลง (signal degradation) ซึ่งเป็นสาเหตุมาจาก chip package. นอกเหนือจากนั้น IMIC โมเดลจะไม่เปิดข้อมูลกระบวนการที่เป็นกรรมสิทธิ์ของบริษัทด้วย

บริษัท EDA แห่งหนึ่ง ได้มีการนำเทคโนโลยีการจำลองแบบไปใช้และได้ทำการพัฒนาเครื่องมือที่เรียกว่า IMIC-modeling tool เสร็จเรียบร้อยแล้ว เครื่องมือนี้เรียกว่า ApsimTSG (Table Spice Generator). โดยที่เครื่องมือ ApsimTSG จะทำการสร้างตารางขึ้นมาโดยอาศัยพื้นฐานการทำงานงของโมเดล Spice ซึ่งคุณสามารถใช้โดยการ

ประยุกต์ใช้กับตัวจำลองสัญญาณ Avant! (www.avanticorp.com) เป็นบริษัทเจ้าหนึ่ง ที่ขายตัวจำลองแบบที่เรียกว่า Hspice simulator ให้ใช้กันอย่างกว้างขวาง และ Avant! มีการเสนอ Hspice ให้ใช้กับ EIAJ สำหรับการพัฒนาโมเดล IMIC ด้วย

Hspice จะมีโมเดลข้างในตัวเองที่ทำให้มันสามารถอ่านโมเดล IBIS version 2.1 และจะทำการเปลี่ยน (convert) โมเดลนี้ไปเป็น Hspice เองเพื่อใช้สำหรับการทำการจำลองแบบหรือ simulation. บริษัท Avant! ได้วางแผนการที่จะพัฒนาให้ IMIC version 3.1 ภายในแค่ปีเดียว และเป็นการตรวจดูความพยายามของ IMIC สำหรับการสนับสนุน ถ้า IMIC เริ่มมาตรฐานโมเดล I/O ไม่ว่างจะเป็นโมเดลแบบ stand-alone หรือเป็นไปได้ที่จะรวมเข้ากับ IBIS version ใหม่ในอนาคต

Bob Ross ซึ่งเป็นประธานของ EIA IBIS Open Forum ซึ่งให้เห็นว่า IBIS Forum เป็นการประเมิน IMIC และอาจใช้คุณสมบัติบางอย่างใน IBIS version ใหม่ที่จะออกในอนาคต

โครงสร้างในระดับโมเดลของบอร์ด (Modeling Board-Level structures)

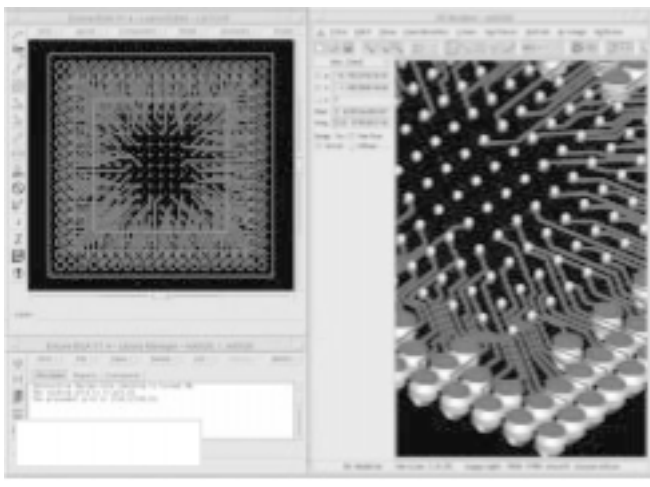
การมีโมเดลอย่างพอเพียงสำหรับอุปกรณ์ที่อยู่บน board ของคุณจะแก้ปัญหาเฉพาะปัญหาส่วนที่เกิดจากการออกแบบ board เท่านั้น แต่ทั้งนี้ทั้งนั้นคุณยังคงต้องจำลองการเชื่อมต่อระหว่างอุปกรณ์เหล่านี้ เช่น เส้นทางเดินของสัญญาณ (trace) และจุดเชื่อมต่อของวงจบบน board (vias) และการเชื่อมต่อระหว่าง board, cables และ connectors. สำหรับโมเดลของ Trans-mission-line และเครื่องมือที่ใช้ในการจำลองแบบ (simulation) เช่น OptEM ID จากวิศวกรรม OptEM จะใช้สำหรับทำการวิเคราะห์ทั้ง isolated board และ coupled

board และการเชื่อมต่อระหว่าง chip-package.

OptEM ID จะทำการสร้างโมเดลที่เรียกว่า transmission-line interconnect models และใช้ Spice software ในการวิเคราะห์สัญญาณสำหรับโมเดลนั้นๆ (ดูรูปที่3) สำหรับรายละเอียดในการวิเคราะห์นั้นตัวจำลองแบบที่เรียกว่า field-solver-based simulator จะทำการแปลคุณลักษณะทางกายภาพของการเชื่อมต่อที่ซับซ้อนมาก, connector, และ package structure ให้กลายเป็นโมเดลทางไฟฟ้าสำหรับการวิเคราะห์ในส่วนย่อยๆ เป็นส่วนๆ

แม้ว่าสำหรับความสัมพันธ์ของโครงข่ายทางไฟฟ้าแบบง่ายๆ และการสร้างโมเดลสำหรับโครงข่ายของ board จะทำได้ยาก แต่ละส่วนย่อยๆ ของโครงข่ายจะต้องมีโมเดลที่เป็นของตัวเองตามด้วยโมเดลสำหรับจุด vias ใดๆ และ pads ของอุปกรณ์ ซึ่งติดอยู่กับโครงข่ายด้วย เครื่องมือสำหรับการวิเคราะห์จะมีการรวมเอาทั้งเครื่องมือที่ใช้จัดการกับส่วนย่อยๆ ที่แยกจากกันและส่วนของ vias บนบอร์ดรวมไปถึงโมเดลของ pad อีกทั้งมีการรวมเอาโมเดลของอุปกรณ์อะไรก็ตามที่คุณได้ระบุหรือกำหนดไว้ เครื่องมือที่ว่านี้ต้องสามารถกระทำการคำนวณสำหรับช่วงเวลา delay และการวิเคราะห์สัญญาณ (ในโดเมนของเวลาหรือ time domain) หรือทำการวิเคราะห์ EMC (ในโดเมนของความถี่หรือ frequency domain) ได้อย่างเหมาะสม ตัว connectors สำหรับ pin แบบหลาย pin ของ chip package จะมีปัญหาในการทำโมเดลที่ยากเป็นอย่างยิ่ง

Amp ซึ่งเป็นผู้ผลิต connector ได้เสนอโมเดล Spice แบบ 2 ระดับสำหรับผลิตภัณฑ์ของตนเอง นั่นคือจะมีโมเดล 2 แบบคือ โมเดลแบบ single-line (SLM, Single-line model) และโมเดลแบบ multi-line (MLM, Multi0line model) สำหรับ



รูปที่ 6 : รูปแสดงการคัปปลิงของชิพที่แสดงเป็นแบบ 3 มิติ และผลวิเคราะห์ทางไฟฟ้าของตัวอุปกรณ์ ที่จำลองรูปแบบของสัญญาณความถี่สูงบน PC board

SLM นั้นจะเป็นโมเดลแบบง่าย ๆ ที่มีไว้เพื่อทำการวิเคราะห์ board-delay และ การลดทอนสัญญาณ (attenuation), เป็นโมเดลสำหรับเส้น wire ที่เป็นแบบ single connection line สำหรับการส่งผ่านสัญญาณความเร็วสูง (high-speed signal transmission) โมเดลมีการรวมเอาส่วนของความต้านทานแบบอนุกรม, ตัวเหนี่ยวนำ, และตัวเก็บประจุเข้าด้วยกัน ตามคุณลักษณะความต้านทานไฟฟ้าเป็นส่วนหนึ่งของ delay สำหรับวงจรสมมูล (equivalent circuit). สำหรับ MLM นั้นจะเป็นตัวที่เสนอ multiple connector lines และ รวมทั้ง intercontact, contact-to-shield และ interpad coupling (ดูรูปที่ 4). คุณได้ใช้ MLM สำหรับการจำลอง crosstalk และ ground-bounce ถึงแม้ว่าโมเดลอาจจะไม่พอเพียงสำหรับการวิเคราะห์สัญญาณรบกวนที่เป็นสัญญาณอะนาล็อกขนาดเล็ก (low-level analog-noise) สำหรับเครื่องมือที่เรียกว่า AMPredictor signal-integrity tool จะใช้โมเดลของ connector ตามโมเดล driver/receiver และ โมเดลของ pc-board transmission-line ซึ่งสร้างขึ้นโดย 2-D electromagnetic field solver แบบ built-in สำหรับ multiboard critical-net simulation (ดูรูปที่ 5) คุณสามารถใช้ 3-D field solver เช่น Ansoft SD 3D extraction และชุดเครื่องมือการวิเคราะห์ สำหรับโมเดล

ของ connector ที่ต้องการความถูกต้องมาก Chip package จะมีความซับซ้อนมากกว่า connector ในระดับ board-level และต้องการ 3-D-field-solver เพื่อใช้วิเคราะห์สำหรับความต้องการผลการ simulation ที่มีความถูกต้อง เครื่องมือที่ใช้ออกแบบ chip-package เช่นเครื่องมือที่เรียกว่า Xynetix Encore BGA สามารถทำการวิเคราะห์แบบ SLM ได้เพียงอย่างเดียว คุณสามารถส่งผล out-put ที่ได้ไปยังตัววิเคราะห์ที่เรียกว่า SI 3D หรือ Pacific Numetrix Turbo package Analyzer สำหรับ accurate 3-D-field-solver modeling and analysis (ดูรูปที่ 6). คุณอาจจะไม่จำเป็นต้องการรายละเอียดในการวิเคราะห์สำหรับการพัฒนา chip-package แยกต่างหาก แต่มันจะไม่ดีสำหรับ package-board interaction เมื่อมีการออกแบบ board ที่ใช้กับสัญญาณความถี่สูง (high-speed pc board) สำหรับเครื่องมือในการออกแบบ chip-package ตัวอื่น เช่น Zuken-redac CR-5000 ได้มีการรวมเอาความสามารถในการวิเคราะห์ภาพ 2 มิติไว้ภายในและทำงานกับ View logic XTK หรือ นำไปประยุกต์ใช้กับ Simulation Technology tool สำหรับการวิเคราะห์สนามไฟฟ้า field สำหรับชุดเครื่องมือตัวอื่นอีกสองชุดที่ใช้สำหรับการทำ simulation ของ IC-package

และ PC-board interconnection ของจำนวนโครงสร้างที่จำกัดที่เป็น OEA Metal และ Henry. โมเดลของโลหะที่มีการเชื่อมต่อแบบ 2-D และ 3-D interconnection จะให้เอาท์พุทที่เป็นวงจรเสมือนกับโมเดลที่ได้จากโปรแกรม Spice ที่มีความต้านทาน ความเก็บประจุ และความเหนี่ยวนำคุณใช้ Henry สำหรับ โมเดลแบบ 3 มิติของความต้านทาน ความเหนี่ยวนำ และความเหนี่ยวนำที่เกิดขึ้นระหว่างระนาบ ground เพื่อที่ใช้ทำการวิเคราะห์ inductive ground bounce. สำหรับ Henry นั้นจะมี out-put เป็นวงจรเสมือนเหมือนที่ได้จากโปรแกรม Spice สำหรับโมเดลที่คุณได้สร้างขึ้น

โมเดลที่ พอเพียง และโมเดล simulation หมายถึงความแตกต่างระหว่างการออกแบบ pc-board ซึ่งได้ตามสเปคข้อกำหนดและเติมไปด้วยข้อผิดพลาดราคาแพง ดังนั้นจึงทำการตรวจสอบโมเดลทั้งหมดที่คุณได้มาจากแหล่งภายนอก การใช้โมเดลนี้ด้วยเครื่องมือ simulation ที่ดีเพื่อที่จะระบุปัญหาที่เกิดขึ้น แล้วขอให้คิดในสิ่งที่คุณเจอในการออกแบบในปัญหาที่คุณเจอเช่นปัญหาของ timing, สัญญาณและปัญหา EMC ขอให้ทำการวิเคราะห์ตามที่ได้แนะนำมาทั้งหมดนี้เสมอทั้งก่อนและหลังการสร้างบอร์ดวงจร.

จากที่กล่าวมาทั้งหมดอาจจะดูเป็นเทคโนโลยีที่ใหม่และยุ่งยากสำหรับท่านผู้อ่าน แต่ก็ยังเป็นอีกข้อแนะนำหนึ่งเกี่ยวกับการออกแบบ board วงจรอิเล็กทรอนิกส์ที่ต้องการความถูกต้องสูงในการทำงาน และมี bug หรือข้อผิดพลาดเกิดขึ้นน้อยที่สุด บทความทั้งหมดที่กล่าวมาได้มีการแนะนำ software ที่เป็นเครื่องมือที่ช่วยในการออกแบบและจำลองการทำงาน (simulate) ของวงจรในระดับของอุปกรณ์และบอร์ด level ที่คุณได้ออกแบบขึ้น ก่อนที่คุณจะลงมือสร้าง board จริงๆขึ้นมา สวัสดีครับ...